



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09219692 A

(43) Date of publication of application: 19.08.97

(51) Int. Cl

H04J 11/00

H04L 27/00

(21) Application number: 08023718

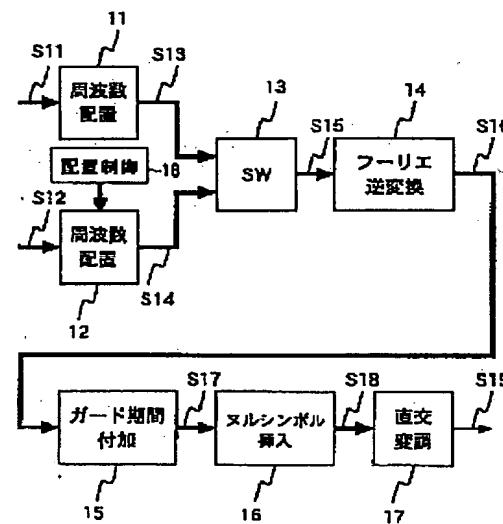
(22) Date of filing: 09.02.96

(71) Applicant: JISEDAI DIGITAL TELEVISION  
HOSO SYST KENKYUSHO:KK(72) Inventor: HAYASHI KENICHIRO  
KAGEYAMA TEIJI  
KISODA AKIRA  
HARADA YASUO  
KIMURA TOMOHIRO(54) ORTHOGONAL FREQUENCY DIVISION  
MULTIPLEX TRANSMISSION SYSTEM AND  
MODULATOR AND DEMODULATOR THEREFOR

## (57) Abstract:

PROBLEM TO BE SOLVED: To reduce the influence due to a multipath interference, etc., by coping with frequency errors of  $\pm f_{sc}/2$  ( $f_{sc}$  is sub-carrier wave frequency space).

SOLUTION: Data S13 for a general symbol is generated by making a first digital data series S11 correspond to a prescribed sub-carrier wave by a first frequency arrangement circuit 11. Data S14 for pilot symbol is generated by making a second digital data series S12 correspond to partial sub-carrier waves arranging at prescribed space of sub-carrier waves by a second digital data series S12. Transmission data S15 is generated by switching both of the data S13 and S14 in a prescribed period by using a switch 13. A valid symbol period signal S16 is generated by performing a Fourier inverse transform in a Fourier-inverse-transform-circuit 14. By a guard period addition circuit 15, the part of the valid symbol period signals S16 are added as guard period signals to the valid symbol period signal and the valid symbol signal is outputted as an orthogonal frequency division multiplex signal S17.



COPYRIGHT: (C)1997,JPO

(51) Int.Cl.<sup>6</sup>  
 H 04 J 11/00  
 H 04 L 27/00

識別記号 庁内整理番号

F I  
 H 04 J 11/00  
 H 04 L 27/00

技術表示箇所  
 Z  
 Z

## 審査請求 有 請求項の数18 OL (全18頁)

(21)出願番号 特願平8-23718

(22)出願日 平成8年(1996)2月9日

(71)出願人 395017298

株式会社次世代デジタルテレビジョン放送  
システム研究所  
東京都港区赤坂5丁目2番8号

(72)発明者 林 健一郎

東京都港区赤坂5丁目2番8号 株式会社  
次世代デジタルテレビジョン放送システム  
研究所内

(72)発明者 影山 定司

東京都港区赤坂5丁目2番8号 株式会社  
次世代デジタルテレビジョン放送システム  
研究所内

(74)代理人 弁理士 鈴江 武彦

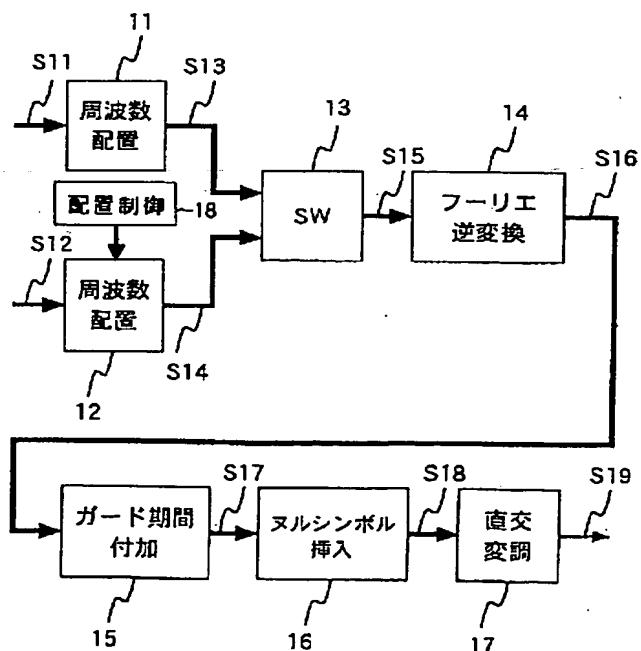
最終頁に続く

## (54)【発明の名称】直交周波数分割多重伝送方式とその変調装置及び復調装置

## (57)【要約】

【課題】  $\pm f_{sc}/2$  ( $f_{sc}$ は副搬送波周波数間隔) 以上の周波数誤差にも対応し、マルチバス干渉等による影響を軽減する。

【解決手段】 第1の周波数配置回路11により第1のデジタルデータ系列S11を所定の副搬送波に対応させて一般シンボル用のデータS13を生成し、第2の周波数配置回路12により第2のデジタルデータ系列S12を前記副搬送波のうち所定間隔で並ぶ一部の副搬送波に対応させてパイロットシンボル用のデータS14を生成し、両データS13、S14をスイッチ13を用いて所定の周期で切り替えて送信データS15を生成し、フーリエ逆変換回路14にてフーリエ逆変換して有効シンボル期間信号S16を生成し、ガード期間付加回路15により、前記有効シンボル期間信号S16の一部をガード期間信号として前記有効シンボル期間信号に付加し、直交周波数分割多重信号S17として出力する。



## 【特許請求の範囲】

【請求項 1】第1のデジタルデータ系列で、互いに直交する複数の副搬送波を変調し多重することで一般シンボルを生成し、

第2のデジタルデータ系列で、前記一般シンボルを構成する前記副搬送波のうち所定の間隔で並ぶ一部の副搬送波を組にして変調し多重することでパイロットシンボルを生成し、

前記一般シンボルと前記パイロットシンボルとを所定の周期で切り替えて伝送することを特徴とする直交周波数分割多重伝送方式。

【請求項 2】前記パイロットシンボルを構成する副搬送波の組を時間に伴って変化させることを特徴とする請求項1記載の直交周波数分割多重伝送方式。

【請求項 3】前記副搬送波の組を周波数順にシフトすることを特徴とする請求項2記載の直交周波数分割多重伝送方式。

【請求項 4】前記副搬送波の組を特定のパターン順にシフトすることを特徴とする請求項2記載の直交周波数分割多重伝送方式。

【請求項 5】第1のデジタルデータ系列を所定の副搬送波に対応させて、一般シンボル用のデータとして出力する第1の周波数配置回路と、

第2のデジタルデータ系列を前記副搬送波のうち所定の間隔で並ぶ一部の副搬送波に対応させて、パイロットシンボル用のデータとして出力する第2の周波数配置回路と、

前記第1及び第2の周波数配置回路から出力される一般シンボル用のデータ及び前記パイロットシンボル用のデータを所定の周期で切り替えて、送信データとして出力するスイッチ回路と、

このスイッチ回路から出力される送信データを周波数領域の信号とみなしてフーリエ逆変換を施すフーリエ逆変換回路と、

このフーリエ逆変換回路の出力をベースバンドの直交周波数分割多重信号として入力し、互いに直交する二つの搬送波を用いて直交変調する直交変調回路とを具備することを特徴とする直交周波数分割多重方式の変調装置。

【請求項 6】さらに、前記第2の周波数配置回路に対して、第2のデジタルデータを対応させる副搬送波の組を時間に伴って変化させる配置制御回路を備えることを特徴とする請求項5記載の直交周波数分割多重方式の変調装置。

【請求項 7】前記配置制御回路は、前記副搬送波の組を周波数順にシフトさせることを特徴とする請求項6記載の直交周波数分割多重伝送方式の変調装置。

【請求項 8】前記配置制御回路は、前記副搬送波の組を特定のパターン順にシフトさせることを特徴とする請求項6記載の直交周波数分割多重伝送方式の変調装置。

【請求項 9】さらに、前記フーリエ逆変換回路と直交変

調回路との間に設けられ、前記フーリエ逆変換回路の出力を有効シンボル期間信号として入力し、その一部をコピーしガード期間信号として前記有効シンボル期間信号に付加し、ベースバンドの直交周波数分割多重信号として前記直交変調回路に出力するガード期間付加回路を備えることを特徴とする請求項5乃至8のいずれかに記載の直交周波数分割多重方式の変調装置。

【請求項 10】第1のデジタルデータ系列で互いに直交する複数の副搬送波を変調し多重したものを一般シンボルとし、第2のデジタルデータ系列で前記一般シンボルを構成する前記副搬送波のうち所定の間隔で並ぶ一部の副搬送波を組にして変調し多重したものをパイロットシンボルとし、前記一般シンボルと前記パイロットシンボルとを所定の周期で切り替えて送信データを生成し、この送信データを互いに直交する二つの搬送波を用いて直交変調して伝送する直交周波数分割多重伝送方式に則した直交周波数分割多重信号を復調する復調装置であつて、

前記直交周波数分割多重信号を互いに直交する二つの搬送波を用いてベースバンドの信号に復調する直交復調回路と、

この直交復調回路の復調信号をフーリエ変換して周波数領域のデータを復調するフーリエ変換回路と、前記直交復調回路の復調信号を、有効シンボル期間及び前記パイロットシンボルを構成する副搬送波の間隔によって決まる時間だけ遅延させる遅延回路と、

前記直交復調回路の復調信号と前記遅延回路で遅延される復調信号との相関信号を算出する相関回路と、

この相関回路の出力信号の位相角を求めて前記直交復調回路における搬送波の周波数誤差を検出する周波数誤差検出回路と、

この周波数誤差検出回路の出力信号から前記パイロットシンボルを構成する副搬送波の組の周波数に依存する位相角成分を除去し、送信側と受信側との搬送波周波数のずれに依存する位相角成分のみを抽出する補正回路とを具備することを特徴とする直交周波数分割多重方式の復調装置。

【請求項 11】前記遅延回路は、入力信号の有効シンボル期間を  $T_s$ 、パイロットシンボルを構成する副搬送波の間隔を  $N_p$  とするとき、 $T_s / N_p$  で表わされる遅延時間を有することを特徴とする請求項10記載の直交周波数分割多重方式の復調装置。

【請求項 12】前記相関回路は、前記遅延回路から出される複素数信号の複素共役信号を出力する複素共役回路と、前記直交復調回路から出力される複素数信号と前記複素共役信号を乗じる複素乗算器と、この複素乗算器の乗算結果の移動平均を求めて相関信号として出力する移動平均回路とを備えることを特徴とする請求項10乃至11のいずれかに記載の直交周波数分割多重方式の復調装置。

【請求項13】前記直交周波数分割多重信号におけるパイロットシンボルの副搬送波の組が時間に伴って周波数順に変化するとき、前記補正回路は、前記パイロットシンボルを構成する副搬送波の組の変化回数を検出し、この検出結果に基づいて前記位相角成分の除去を行うことを特徴とする請求項10乃至12のいずれかに記載の直交周波数分割多重方式の復調装置。

【請求項14】前記直交周波数分割多重信号におけるパイロットシンボルの副搬送波の組が時間に伴って特定のパターン順に変化するとき、前記補正回路は、前記パイロットシンボルを構成する副搬送波の組のパターン変化を検出し、この検出結果に基づいて前記位相角成分の除去を行うことを特徴とする請求項10乃至12のいずれかに記載の直交周波数分割多重方式の復調装置。

【請求項15】さらに、前記補正回路の補正出力に基づいて前記直交復調回路の搬送波周波数を制御する周波数制御回路を備えることを特徴とする請求項10乃至14のいずれかに記載の直交周波数分割多重方式の復調装置。

【請求項16】さらに、前記補正回路の補正出力を丸める丸め回路と、この丸め回路の補正出力に基づいて前記直交復調回路の搬送波周波数を制御する周波数制御回路とを備えることを特徴とする請求項10乃至14のいずれかに記載の直交周波数分割多重方式の復調装置。

【請求項17】さらに、前記補正回路の補正出力を丸める丸め回路を備え、前記フーリエ変換回路は、前記丸め回路の補正出力に基づいて変換すべき副搬送波を選択制御することを特徴とする請求項10乃至14のいずれかに記載の直交周波数分割多重方式の復調装置。

【請求項18】さらに、直交周波数分割多重信号にガード期間信号が付加されているとき、前記相關回路の出力信号から前記復調信号のシンボルタイミングを検出するタイミング検出回路と、この回路で検出されたシンボルタイミングに基づいて前記復調信号からガード期間信号を除去し、有効シンボル期間信号を抽出して前記フーリエ変換回路に output するガード期間除去回路とを備えることを特徴とする請求項10乃至17のいずれかに記載の直交周波数分割多重方式の復調装置。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は、直交周波数分割多重伝送方式とその変調装置及び復調装置に関し、特に復調側における搬送波周波数の同期化技術に関する。

##### 【0002】

【従来の技術】近年、移動体向けのデジタル音声放送や、地上系のデジタルテレビジョン放送において、直交周波数分割多重（以下、OFDM (Orthogonal Frequency Division Multiplex)）伝送方式が注目されている。

##### 【0003】

ルデータで互いに直交する多数の副搬送波（以下、サブキャリア）を変調し、それらの変調波を多重して伝送する方式である。この方式は、使用するサブキャリアの数が数百～数千と多くなると、各々の変調波のシンボル周期が極めて長くなるため、マルチパス干渉の影響を受けにくいという特徴を有している。

【0004】以下、OFDM伝送方式の原理について、図18及び図19を用いて説明する。

【0005】図18はOFDM伝送方式の原理的な構成を示すブロック回路図であり、図19はベースバンドOFDM信号の時間軸波形を示す図である。尚、図18において、太線の矢印は複素数信号を表わし、細線の矢印は実数信号を表わしている。また、送信データS61は複素平面上に配置されたデジタルデータである。

【0006】まず、送信側のOFDM変調装置161は、フーリエ逆変換回路171、ガード期間付加回路172、直交変調回路173及びアップコンバータ174で構成される。

【0007】フーリエ逆変換回路171は、1シンボル分の送信データS61を周波数領域の信号とみなし、フーリエ逆変換することにより、有効シンボル期間信号S71を生成する。

【0008】ガード期間付加回路172は、各シンボル毎に有効シンボル期間信号の後部（図19における192）をコピーし、ガード期間信号（図19における193）として有効シンボル期間信号（図19における191）の前に付加することにより、基底帯域（以下、ベースバンド）のOFDM信号S72を生成する。

【0009】直交変調回路173は、ベースバンドOFDM信号S72の実部と虚部で、互いに直交する二つの搬送波（以下、キャリア）を変調した後、加え合わせることにより、中間周波数（以下、IF（Intermediate Frequency））帯域の信号S73に周波数変換する。アップコンバータ174は、IF帯域信号S73を無線周波数（以下、RF（Radio Frequency））帯域信号S62に周波数変換して出力する。

【0010】上記OFDM変調装置161から出力されるRF帯域のOFDM信号S62は、地上波、衛星回線、ケーブル等による伝送路162を通じてOFDM受信装置163に送られる。

【0011】このOFDM復調装置163は、チューナ181、直交復調回路182、ガード期間除去回路183、フーリエ変換回路184で構成される。

【0012】チューナ181は、伝送路162を経由して受信されたRF帯域信号S63をIF帯域信号S81に周波数変換する。直交復調回路182は、IF帯域信号S81を互いに直交する二つのキャリアを用いてベースバンドOFDM信号S82に復調する。

【0013】ガード期間除去回路183は、ベースバンドOFDM信号S82から、送信側で付加されたガード

期間を除去し、有効シンボル期間信号S 8 3を抽出する。フーリエ変換回路184は、有効シンボル期間信号S 8 3を時間領域の信号とみなし、フーリエ変換したものを受けデータS 6 4として出力する。

【0014】ここで、例えばOFDM復調装置163中の直交復調回路182で用いるキャリアの周波数と、OFDM変調装置161中の直交変調回路173で用いるキャリアの周波数との間に誤差がある場合、正確にデータを復調することができなくなる。

【0015】そこで、従来から、受信側で正確にキャリアの周波数同期をとる手法が種々提案されており、例えば特開平7-143097号公報に開示されている。以下、従来のOFDM復調装置の構成及び動作について図20から図22を用いて説明する。

【0016】図20は、従来のOFDM復調装置の構成を示すブロック回路図である。図20において、太線の矢印は複素数信号を表わし、細線の矢印は実数信号を表わしている。

【0017】図20において、直交復調回路21は、周波数制御回路25から出力される周波数制御信号S 27に基づいて互いに直交する二つのキャリアを生成しており、これらのキャリアを用いて、図示されていないチューナによって周波数変換されたIF帯域信号S 21をベースバンドOFDM信号S 22に復調する。

【0018】ガード期間除去回路22は、同期再生回路141から出力されるタイミング信号S 51に基づいて、ベースバンドOFDM信号S 22から送信側で付加されたガード期間を除去し、有効シンボル期間信号S 23を抽出する。フーリエ変換回路23は、有効シンボル期間信号S 23を時間領域の信号とみなし、フーリエ変換したものを受けデータS 24として出力する。

【0019】一方、同期再生回路141は、ベースバンドOFDM信号S 22のガード期間信号が有効シンボル期間信号の後部の信号をコピーしたものであることを利用して、タイミング信号S 51及び周波数誤差信号S 52を生成する。周波数制御回路25は、周波数誤差信号S 52から周波数制御信号S 27を生成する。

【0020】以下、図20における同期再生回路141の構成及び動作について説明する。ここでは、サブキャリア周波数間隔を $f_{sc}$ 、有効シンボル期間を $T_s$ 、周波数誤差を $\Delta f$ と表わす。このとき、 $f_{sc} = 1/T_s$ の関係がある。

【0021】同期再生回路141において、遅延回路201は、ベースバンドOFDM信号S 22を $T_s$ だけ遅延させる。相関回路202は、ベースバンドOFDM信号S 22及び遅延ベースバンドOFDM信号S 91の相関信号S 92を算出する。相関信号S 92の算出方法としては、複素共役信号を乗じた後、移動平均をとることなどが考えられる。

【0022】タイミング検出回路203は、相関信号S

92の振幅のピークを検出することによりタイミング信号S 51及びS 93を生成する。周波数誤差検出回路204は、タイミング信号S 93に基づいて、シンボル境界における相関信号S 92の位相角を算出することにより、周波数誤差信号S 52を生成する。

【0023】図21(a)、(b)、(c)、(d)はそれぞれ、ベースバンドOFDM信号S 22、遅延ベースバンドOFDM信号S 91、 $\Delta f = 0$ である場合の相関信号S 92、 $\Delta f = f_{sc}/4$ である場合の相関信号S 92を示す。

【0024】 $\Delta f = 0$ である場合、有効シンボル期間信号の後部の信号(例えば、図21(a)のG1')と、ガード期間信号(例えば、図21(a)のG1)とは全く同じ信号であるので、相関信号S 92の実部はシンボルの境界で正のピーク値をとり、虚部はほぼ0となる。

【0025】 $\Delta f \neq 0$ である場合、有効シンボル期間信号の後部の信号(例えば、図21(a)のG1')と、ガード期間信号(例えば、図21(a)のG1)との間には、 $-2\pi\Delta f \times T_s$ の位相差が生じる。したがって、 $\Delta f = f_{sc}/4$ である場合の位相差は $-\pi/2$ となり、相関信号S 92の実部はほぼ0となり、虚部はシンボルの境界で負のピーク値をとる。

【0026】以上の説明から明らかのように、相関信号S 92の振幅のピークを検出することにより、シンボルの境界を検出することができ、シンボルの境界における相関信号S 92の位相角を算出することにより、周波数誤差 $\Delta f$ を求めることができる。

【0027】

【発明が解決しようとする課題】ところで、上述の特開平7-143097号公報に開示されている従来のOFDM復調装置では、周波数誤差 $\Delta f$ と周波数誤差信号S 52との関係が図22に示すようになっている。この図から明らかのように、周波数誤差信号S 52は周波数誤差 $\Delta f$ に対してサブキャリア周波数間隔 $f_{sc}$ の周期性をもつ。したがって、前述の手法では $\pm f_{sc}/2$ 以下の周波数誤差までしか対応できない。

【0028】また、上記公報に開示されている従来のOFDM復調装置では、フーリエ変換回路23の出力から各サブキャリア信号のパワーを分析することにより、 $\pm f_{sc}/2$ 以上の周波数誤差を算出している。しかし、このような手法では、マルチパス干渉等の影響により受信周波数特性に歪が生じている場合には、正確に周波数誤差を算出することは不可能である。

【0029】そこで本発明は、上記の問題を解決し、 $\pm f_{sc}/2$ 以上の周波数誤差にも対応し、なおかつ、マルチパス干渉等の影響により受信周波数特性に歪が生じている場合にも安定して動作するOFDM伝送方式とその変調装置及び復調装置を提供することを目的とする。

【0030】

【課題を解決するための手段】上記の課題を解決するた

めに、本発明におけるO F DM伝送方式は、第1のデジタルデータ系列で、互いに直交する複数の副搬送波を変調し多重することで一般シンボルを生成し、第2のデジタルデータ系列で、前記一般シンボルを構成する前記副搬送波のうち所定の間隔で並ぶ一部の副搬送波を組にして変調し多重することでバイロットシンボルを生成し、前記一般シンボルと前記バイロットシンボルとを所定の周期で切り替えて伝送する。

【0031】上記O F DM伝送方式によれば、送信側で一般シンボルを構成する副搬送波のうち所定の間隔で並ぶ一部の副搬送波を組にして変調し多重したバイロットシンボルを周期的に挿入しているので、受信側でバイロットシンボルの周期性を利用することにより、 $\pm f_{sc}/2$  ( $f_{sc}$ はサブキャリア周波数間隔) 以上の周波数誤差に対応するキャリア周波数同期が得られるようになる。

【0032】ここで、上記O F DM伝送方式において、前記バイロットシンボルを構成する副搬送波の組を時間に伴って変化させることを特徴とする。具体的には、前記副搬送波の組を周波数順にあるいは特定のパターン順にシフトする。これにより、バイロットシンボルについてマルチパス干渉等の影響を受けにくくすることができるようになる。

【0033】また、本発明におけるO F DM変調装置は、第1のデジタルデータ系列を所定の副搬送波に対応させて、一般シンボル用のデータとして出力する第1の周波数配置回路と、第2のデジタルデータ系列を前記副搬送波のうち所定の間隔で並ぶ一部の副搬送波に対応させて、バイロットシンボル用のデータとして出力する第2の周波数配置回路と、前記第1及び第2の周波数配置回路から出力される一般シンボル用のデータ及び前記バイロットシンボル用のデータを所定の周期で切り替え、送信データとして出力するスイッチ回路と、このスイッチ回路から出力される送信データを周波数領域の信号とみなしてフーリエ逆変換を施すフーリエ逆変換回路と、このフーリエ逆変換回路の出力をベースバンドの直交周波数分割多重信号として入力し、互いに直交する二つの搬送波を用いて直交変調する直交変調回路とを具備する。

【0034】上記構成によるO F DM変調装置によれば、スイッチの切替制御を行うことで、一般シンボルの伝送に伴って任意の周期でバイロットシンボルを挿入し、直交周波数分割多重信号に変換して送信することができるようになる。

【0035】ここで、上記O F DM変調装置において、前記第2の周波数配置回路に対して、第2のデジタルデータを対応させる副搬送波の組を時間に伴って変化させる配置制御回路を備えることを特徴とする。これにより、バイロットシンボルを構成する副搬送波の組を時間に伴って変化させることができる。具体的には、前記副

搬送波の組を周波数順にあるいは特定のパターン順にシフトすることができる。上記O F DM変調装置においては、フーリエ逆変換回路の出力を有効シンボル期間信号として入力し、その一部をコピーしガード期間信号として前記有効シンボル期間信号に付加するようにもいつこうに差し支えない。

【0036】さらに、本発明におけるO F DM復調装置は、第1のデジタルデータ系列で互いに直交する複数の副搬送波を変調し多重したものを一般シンボルとし、第2のデジタルデータ系列で前記一般シンボルを構成する前記副搬送波のうち所定の間隔で並ぶ一部の副搬送波を組にして変調し多重したものをバイロットシンボルとし、前記一般シンボルと前記バイロットシンボルとを所定の周期で切り替えて送信データを生成し、この送信データを互いに直交する二つの搬送波を用いて直交変調して伝送する直交周波数分割多重伝送方式に則した直交周波数分割多重信号を復調する復調装置であって、前記直交周波数分割多重信号を互いに直交する二つの搬送波を用いてベースバンドの信号に復調する直交復調回路と、

20 この直交復調回路の復調信号をフーリエ変換して周波数領域のデータを復調するフーリエ変換回路と、前記直交復調回路の復調信号を、有効シンボル期間及び前記バイロットシンボルを構成する副搬送波の間隔によって決まる時間だけ遅延させる遅延回路と、前記直交復調回路の復調信号と前記遅延回路で遅延される復調信号との相関信号を算出する相関回路と、この相関回路の出力信号の位相角を求めて前記直交復調回路における搬送波の周波数誤差を検出する周波数誤差検出回路と、前記周波数誤差検出回路の出力信号から前記バイロットシンボルを構成する副搬送波の組の周波数に依存する位相角成分を除去し、送信側と受信側との搬送波周波数のずれに依存する位相角成分のみを抽出する補正回路とを具備する。

【0037】上記構成によるO F DM復調装置によれば、送信側で生成したバイロットシンボルの周期性を利用し、バイロットシンボルを構成する副搬送波の組の周波数に依存する位相角成分を考慮して、周波数誤差を検出し、搬送波周波数を制御するよう正在している。

【0038】特に、前記遅延回路は、入力信号の有効シンボル期間を  $T_s$ 、バイロットシンボルを構成する副搬送波の間隔を  $N_p$  とするとき、 $T_s/N_p$  で表わされる遅延時間を有することを特徴とする。これにより、 $\pm f_{sc}/2$  以上の周波数誤差に対応するキャリア周波数同期が得られるようになる。

【0039】また、前記相関回路は、前記遅延回路から出力される複素数信号の複素共役信号を出力する複素共役回路と、前記直交復調回路から出力される複素数信号と前記複素共役信号を乗じる複素乗算器と、この複素乗算器の乗算結果の移動平均を求めて相関信号として出力する移動平均回路とを備えることを特徴とする。

【0040】さらに、前記直交周波数分割多重信号にお

けるバイロットシンボルの副搬送波の組が時間に伴って周波数順に変化するとき、前記補正回路は、前記バイロットシンボルを構成する副搬送波の組の変化回数を検出し、この検出結果に基づいて前記位相角成分の除去を行うことを特徴とする。

【0041】あるいは、前記直交周波数分割多重信号におけるバイロットシンボルの副搬送波の組が時間に伴って特定のパターン順に変化するとき、前記補正回路は、前記バイロットシンボルを構成する副搬送波の組のパターン変化を検出し、この検出結果に基づいて前記位相角成分の除去を行うことを特徴とする。

【0042】さらに、前記補正回路の補正出力に基づいて前記直交復調回路の搬送波周波数を制御する周波数制御回路を備えることを特徴とする。

【0043】その他、前記補正回路の補正出力を丸める丸め回路を備え、前記フーリエ変換回路は、前記丸め回路の補正出力に基づいて変換すべき副搬送波を選択制御することを特徴とする。

【0044】また、直交周波数分割多重信号にガード期間信号が付加されているとき、前記相關回路の出力信号から前記復調信号のシンボルタイミングを検出するタイミング検出回路と、この回路で検出されたシンボルタイミングに基づいて前記復調信号からガード期間信号を除去し、有効シンボル期間信号を抽出して前記フーリエ変換回路に出力するガード期間除去回路とを備えることを特徴とする。

#### 【0045】

【発明の実施の形態】以下、本発明の実施の形態について、図1から図17を用いて説明する。ここでは、サブキャリア周波数間隔を  $f_{sc}$ 、有効シンボル期間を  $T_s$ 、周波数誤差を  $\Delta f$  と表わす。また以下では、各構成要素の動作に必要なクロック等の一般的な制御信号は、説明が繁雑にならないように省略している。

【0046】(第1の実施の形態) 図1は本発明の第1の実施の形態におけるOFDM変調装置の構成を示すブロック回路図である。尚、図1において、太線の矢印は複素数信号を表わし、細線の矢印は実数信号を表わす。

【0047】図1において、第1のデジタルデータ系列  $S_{11}$  は第1の周波数配置回路  $1_1$  に入力され、第2のデジタルデータ系列  $S_{12}$  は第2の周波数配置回路  $1_2$  に入力される。各周波数配置回路  $1_1$ 、 $1_2$  の出力は、それぞれ一般シンボル用の送信データ、バイロットシンボル用の送信データとしてスイッチ  $1_3$  の第1、第2の入力端に供給され、所定の周期で選択的に切替出力される。

【0048】このスイッチ  $1_3$  の出力はフーリエ逆変換回路  $1_4$  に入力され、このフーリエ逆変換回路  $1_4$  の出力はガード期間付加回路  $1_5$  に入力され、このガード期間付加回路  $1_5$  の出力はヌルシンボル挿入回路  $1_6$  に入力され、このヌルシンボル挿入回路  $1_6$  の出力は直交変

調回路  $1_7$  に入力され、この直交変調回路  $1_7$  の出力はIF帯域信号  $S_{19}$  として出力される。

【0049】ここで、上記第2の周波数配置回路  $1_2$  には、第2のデジタルデータを対応させる副搬送波の組を時間に伴って変化させる配置制御回路  $1_8$  が接続される。

【0050】以上のように構成されたOFDM変調装置について、以下にその動作を説明する。

【0051】第1の周波数配置回路  $1_1$  は、第1のデジタルデータ系列  $S_{11}$  を特定のサブキャリアのみに対応させ、周波数領域において各データを配置することで一般シンボル用の送信データ  $S_{13}$  を生成する。また、第2の周波数配置回路  $1_2$  は、第2のデジタルデータ系列  $S_{12}$  を特定のサブキャリアのうち所定の間隔で並ぶ一部のサブキャリアに対応させ、周波数領域において各データを配置することで、バイロットシンボル用の送信データ  $S_{14}$  を生成する。

【0052】スイッチ  $1_3$  は、一般シンボル用の送信データ  $S_{13}$  とバイロットシンボル用の送信データ  $S_{14}$  とを所定の周期で切り替え、送信データ  $S_{15}$  として出力する。フーリエ逆変換回路  $1_4$  は、1シンボル分の送信データ  $S_{15}$  を周波数領域の信号とみなし、フーリエ逆変換することにより、有効シンボル期間信号  $S_{16}$  を生成する。

【0053】ガード期間付加回路  $1_5$  は、各シンボル毎に有効シンボル期間信号の後部をコピーし、ガード期間信号として有効シンボル期間信号の前に付加することにより、ベースバンドOFDM信号  $S_{17}$  を生成する。ヌルシンボル挿入回路  $1_6$  は、ベースバンドOFDM信号  $S_{17}$  に、所定の周期で0信号からなるヌルシンボルを挿入する。

【0054】直交変調回路  $1_7$  は、ヌルシンボルが挿入されたベースバンドOFDM信号  $S_{18}$  を実部と虚部に分離し、互いに直交する二つのキャリアを変調した後、加え合わせることにより、IF帯域信号  $S_{19}$  に周波数変換する。このようにして生成されたIF帯域信号  $S_{19}$  は、図示されていないアップコンバータによってRF帯域信号に周波数変換されて送信出力される。

【0055】ここで、上記第1及び第2の周波数配置回路  $1_1$  及び  $1_2$  の動作について図2を用いて説明する。以下では、例として、フーリエ逆変換のポイント数を  $N_{fft} = 1024$  とし、そのうちの  $N_{sc} = 768$  ポイントをサブキャリアとして使用し、ガード期間のサンプル数を  $N_g = 128$  (つまり、1シンボルのサンプル数は、 $N_{sym} = N_{fft} + N_g = 1024 + 128 = 1152$ ) とする場合を想定する。

【0056】図2(a)は、一般シンボル用の送信データ  $S_{11}$  の周波数配置及びそれに対応する有効シンボル期間信号の時間軸波形を示す。また、図2(b)は、バイロットシンボル用の送信データ  $S_{12}$  の周波数配置及

びそれに対応する有効シンボル期間信号の時間軸波形を示す。

【0057】図2に示すように、第1の周波数配置回路11は、一般シンボル用の送信データS11を、フーリエ逆変換に使用する $N_{ff}t = 1024$ ポイント（-512～511）のうち、中央の $N_{sc} = 768$ ポイント（-384～383）に対応するように配置する。このとき有効シンボル期間信号S16は、 $N_{ff}t = 1024$ ポイントからなるランダムな波形となる。

【0058】一方、第2の周波数配置回路12は、パイロットシンボル用の送信データS12を、一般シンボル用の送信データの配置に用いた $N_{sc} = 768$ ポイントのうち、特定の間隔毎（ここでは例として、間隔を $N_p = 8$ ポイントとし、-384, -376, ..., -8, 0, 8, ..., 376）に配置する。このとき有効シンボル期間信号S16は、 $N_{ff}t/N_p = 1024/8 = 128$ ポイント毎（時間 $T_s/N_p$ 毎）に同じランダムな波形を $N_p = 8$ 回繰り返す。

【0059】但し、パイロットシンボルを前述のように特定のサブキャリアのみを用いて構成すると、最悪の場合、マルチパス干渉の影響によりパイロットシンボルが欠落してしまうことがある。

【0060】そこで、本発明の第1の実施の形態におけるOFDM変調装置では、配置制御回路18を設けて第2の周波数配置回路12の配置を順にずらし、前述のパイロットシンボルを#0とし、それに対してシンボルを構成するサブキャリアを1つずらしたもの#1、2つずらしたもの#2、…、 $N_p - 1$ ずらしたもの# $(N_p - 1)$ とし、それらを順に使用する。本発明の第1の実施の形態におけるパイロットシンボルの周波数配置の一例を図3に示す。

【0061】このとき、フーリエ変換の性質により、# $n$ （ $n = 1, 2, \dots, N_p - 1$ ）のパイロットシンボルの時間軸波形は、図2（b）に示したような $N_{ff}t/N_p = 128$ ポイント毎（時間 $T_s/N_p$ 毎）に同じランダムな波形を $N_p = 8$ 回繰り返すものに、複素正弦波 $\exp(j \times n \times 2\pi f_s c \times t)$ が乗じられたものとなる。但し、 $j$ は虚数単位、 $t$ は時刻を表わす。

【0062】また、本発明の第1の実施の形態におけるOFDM変調装置では、1つのパイロットシンボルと複数の一般シンボルとによって1つのフレームを構成し、複数のフレームによって1つのスーパーフレームを構成する。このとき、スーパーフレームの区切りを示すために、図1におけるヌルシンボル挿入回路16によってヌルシンボルを挿入する。以下では、1フレームを構成するシンボル数を $N_f$ とする。本発明の第1の実施の形態におけるスーパーフレーム構成の一例を図4に示す。

【0063】ここで、一般シンボルとパイロットシンボルとの平均電力を等しくしようとすると、パイロットシンボルの方が使用するサブキャリア数が $1/N_p$ と少な

いため、各サブキャリアの振幅を $N_p^{1/2}$ 倍に大きくすることができる。

【0064】したがって、パイロットシンボルにおける各サブキャリアの変調法と一般シンボルにおける各サブキャリアの変調法と同じくすれば、パイロットシンボルの方が雑音に対して強くなる。あるいは、パイロットシンボルにおける各サブキャリアの変調法を、一般シンボルにおける各サブキャリアの変調法よりも多値のものとすることによって、サブキャリア数の減少による伝送レートの低下を緩和することもできる。

【0065】尚、パイロットシンボル用の送信データは、例えば、一般シンボル用の送信データを分岐した信号、受信側における等化処理のための基準信号等、その種類は問わない。

【0066】図5は、本発明の第1の実施の形態におけるOFDM復調装置の構成を示すブロック回路図である。尚、図5において、太線の矢印は複素数信号を表わし、細線の矢印は実数信号を表わす。また、図20と同一符号を付した部分は図20と同じ構成であることを表わす。

【0067】図5において、IF帯域信号S21は直交復調回路21の第1の入力端に供給され、この直交復調回路21の出力S22はガード期間除去回路22の第1の入力端及び同期再生回路24の入力端に供給される。ガード期間除去回路22の出力S23はフーリエ変換回路23の入力端に供給される。フーリエ変換回路23の出力は受信データS24として出力される。

【0068】一方、同期再生回路24の第1の出力S25はガード期間除去回路22の第2の入力端に供給され、第2の出力S26は周波数制御回路25の入力端に供給される。周波数制御回路25の出力S27は直交復調回路21の第2の入力端に供給される。

【0069】上記同期再生回路24において、外部からの入力S22は、相関回路32の第1の入力端、遅延回路31の入力端及び補正量制御回路35の第1の入力端に供給される。遅延回路31の出力S31は相関回路32の第2の入力端に供給される。

【0070】相関回路32の出力S32は、タイミング検出回路33の入力端及び周波数誤差検出回路34の第1の入力端に供給される。タイミング検出回路33の第1の出力は同期再生回路24の第1の出力S25として外部に出力され、第2の出力S33は周波数誤差検出回路34の第2の入力端及び補正量制御回路35の第2の入力端に供給される。周波数誤差検出回路34の出力S34は加算器36の第1の入力端に供給される。

【0071】補正量制御回路35の出力S35は加算器36の第2の入力端に供給される。加算器36の出力は同期再生回路24の第2の出力S26として外部に出力される。

【0072】図6は図5における直交復調回路21の内

部構成を示すブロック図である。図6において、直交復調回路21に外部から与えられる第1の入力S21はバンドパスフィルタ(以下、BPF(Band Pass Filter) )41の入力端に供給される。バンドパスフィルタ41の出力は、乗算器42の第1の入力端及び乗算器43の第1の入力端に供給される。

【0073】乗算器42の出力はローパスフィルタ(以下、LPF(Low Pass Filter) )44の入力端に供給され、乗算器43の出力はLPF45の入力端に供給される。LPF44の出力はアナログ/デジタル(以下、A/D(Analog to Digital) )変換器46の入力端に供給される。LPF45の出力はA/D変換器47の入力端に供給される。

【0074】A/D変換器46の出力は直交復調回路21の出力の実部として、A/D変換器47の出力は直交復調回路21の出力の虚部として、複素数形式の信号S22となって外部に出力される。

【0075】一方、直交復調回路21に外部から与えられる第2の入力S27は、電圧制御発振器(以下、VCO(Voltage Controlled Oscilator) )48の入力端に供給される。VCO48の出力は $\pi/2$ 移相器49の入力端及び乗算器42の第2の入力端に供給される。 $\pi/2$ 移相器49の出力は乗算器43の第2の入力端に供給される。

【0076】図7は図5における相関回路32の内部構成を示すブロック回路図である。図7において、相関回路32に外部から与えられる第1の入力S22は複素乗算器52の第1の入力端に供給される。また、相関回路32に外部から与えられる第2の入力S31は複素共役回路51の入力端に供給され、この複素共役回路51の出力は複素乗算器52の第2の入力端に供給される。この複素乗算器52の出力は移動平均回路53の入力端に供給され、この移動平均回路53の出力は相関回路32の出力S32として外部に出力される。

【0077】図8は図5におけるタイミング検出回路33の内部構成を示すブロック回路図である。図8において、タイミング検出回路33の外部からの入力S32は実部と虚部に分離され、それぞれ2乗回路61、62の入力端に供給される。各2乗回路61、62の出力はそれぞれ加算器63の第1、第2の入力端に供給される。この加算器63の出力はピーク検出回路64の入力端及び判定回路65の第2の入力端に供給される。

【0078】ピーク検出回路64の出力は判定回路65の第1の入力端に供給される。判定回路65の出力はカウンタ66、67の各入力端に供給される。カウンタ66の出力はタイミング検出回路33の第1の出力S25として外部に出力される。カウンタ67の出力はタイミング検出回路33の第2の出力S33として外部に出力される。

【0079】図9は図5における周波数誤差検出回路34の内部構成を示すブロック回路図である。図9において、周波数誤差検出回路34に外部から与えられる第1の入力S32はホールド回路71の第1の入力端に供給され、第2の入力はホールド回路71の第2の入力端に供給される。ホールド回路71の出力は位相角検出回路72の入力端に供給される。位相角検出回路72の出力は周波数誤差検出回路34の出力S32として外部に出力される。

【0080】図10は図5における周波数制御回路25の内部構成を示すブロック回路図である。図10において、周波数制御回路25に外部から与えられる入力S26は係数器81の入力端に供給される。係数器81の出力はループフィルタ82の入力端に供給される。ループフィルタ82の出力はデジタルーアナログ(以下、D/A(Digital to Analog) )変換器83の入力端に供給される。D/A変換器83の出力は周波数制御回路25の出力S27として外部に出力される。

【0081】図11は図5における補正量制御回路35の内部構成を示すブロック回路図である。図11において、補正量制御回路35に外部から与えられる第1の入力S22は実部と虚部に分離され、それぞれ2乗回路91、92の入力端に供給される。各2乗回路91、92の出力はそれぞれ加算器93の第1、第2の入力端に供給される。加算器93の出力はLPF94の入力端に供給される。LPF94の出力は判定回路95の入力端に供給される。判定回路95の出力はカウンタ96の第1の入力端に供給される。

【0082】補正量制御回路35に外部から与えられる第2の入力S33はカウンタ96の第2の入力端に供給される。カウンタ96の出力は係数器97の入力端に供給される。係数器97の出力は補正量制御回路35の出力S35として外部に出力される。

【0083】以上のように構成されたOFDM復調装置について、以下にその動作を説明する。

【0084】まず、図5において、直交復調回路21は、互いに直交する二つのキャリアを用いて、図示されていないチューナによって周波数変換されたIF帯域信号S21をベースバンドOFDM信号S22に復調する。上記のキャリアは周波数制御回路25が出力する周波数制御信号S27に基づいて生成される。

【0085】ガード期間除去回路22は、同期再生回路24が输出するタイミング信号S25に基づいて、ベースバンドOFDM信号S22から送信側で付加されたガード期間を除去し、有効シンボル期間信号S23を抽出する。フーリエ変換回路23は、有効シンボル期間信号S23を時間領域の信号とみなし、フーリエ変換して周波数領域の信号を求める、受信データS24として出力する。

【0086】同期再生回路24は、ベースバンドOFDM信号S22中に含まれるパイロットシンボルの周期性

を利用して、タイミング信号S 2 5及び周波数誤差信号S 2 6を生成する。周波数制御回路2 5は周波数誤差信号S 2 6から周波数制御信号S 2 7を生成する。

【0087】上記同期再生回路2 4において、内部の遅延回路3 1はベースバンドO F DM信号S 2 2を $N_f f_t / N_p = 1024 / 8 = 128$ サンプル(時間 $T_s / N_p$ )だけ遅延させる。相関回路3 2はベースバンドO F DM信号S 2 2及び遅延ベースバンドO F DM信号S 3 1の相関信号S 3 2を算出する。

【0088】タイミング検出回路3 3は相関信号S 3 2の振幅のピークを検出することによってタイミング信号S 2 5及びS 3 3を生成する。周波数誤差検出回路3 4はタイミング信号S 3 3に基づいて位相角信号S 3 4を算出する。補正量制御回路3 5はベースバンドO F DM信号S 2 2及びタイミング信号S 3 3から補正信号S 5 3を算出する。加算器3 6は位相角信号S 3 4に補正信号S 5 3を加算し、周波数誤差信号S 2 6として出力する。

【0089】図6に示す直交復調回路2 1において、B P F 4 1はI F 帯域信号S 2 1から必要な周波数帯域成分のみを抽出する。VCO 4 8は周波数制御信号S 2 7に基づいて正弦波を出力する。 $\pi/2$ 移相器4 9はVCO 4 8が出力する正弦波の位相を $\pi/2$ だけずらす。乗算器4 2及び乗算器4 3はそれぞれB P F 4 1が出力する信号にVCO 4 8及び $\pi/2$ 移相器4 9が出力する互いに直交した正弦波を乗じる。

【0090】L P F 4 4、4 5はそれぞれ乗算器4 2、4 3が出力する信号から不要な高調波成分を除去する。A/D変換器4 6、4 7はそれぞれL P F 4 4、4 5が出力する信号をアナログ形式からデジタル形式に変換し、ベースバンドO F DM信号S 2 2として出力する。

【0091】図7に示す相関回路3 2において、複素共役回路5 1は遅延ベースバンドO F DM信号S 3 1の複素共役信号を出力する。複素乗算器5 2はベースバンドO F DM信号S 2 2と複素共役回路5 1の出力との複素乗算を行う。移動平均回路5 3は複素乗算器5 2の出力の移動平均を求め、相関信号S 3 2として出力する。ここで、移動平均に使用するサンプル数は、 $N_f f_t - N_f f_t / N_p = 1024 - 1024 / 8 = 896$ となるのが望ましい。

【0092】図8に示すタイミング検出回路3 3において、2乗回路6 1、6 2はそれぞれ相関信号S 3 2の実部及び虚部の2乗を算出する。加算器6 3は2乗回路6 1、6 2の出力を加算することによって相関信号S 3 2の振幅の2乗を算出する。

【0093】ピーク検出回路6 4は加算器6 3の出力が極大となるタイミングで検出信号を出力する。判定回路6 5は、加算器6 3の出力が所定のしきい値より大きい状態であるとき、ピーク検出回路6 4から検出信号が供給された時点でリセット信号を出力する。

【0094】カウンタ6 6は、シンボル周期、つまり $N_s y m = N_f f_t + N_g$ サンプル毎にタイミング信号S 2 5を出力するもので、判定回路6 5の出力に基づいてその内部値を0にリセットする。また、カウンタ6 7は、フレーム周期、つまり $N_s y m \times N_f$ サンプル毎にタイミング信号S 3 3を出力するもので、判定回路6 5の出力に基づいてその内部値を0にリセットする。

【0095】図9に示す周波数誤差検出回路3 4において、ホールド回路7 1は、フレームに同期したタイミング信号S 3 3に基づいて、相関信号S 3 2をフレーム周期つまり $N_s y m \times N_f$ サンプル毎にホールドする。位相角検出回路7 2はホールド回路7 1から出力される複素信号の位相角を算出し、位相角信号S 3 4として出力する。

【0096】図10に示す周波数制御回路2 5において、係数器8 1は周波数誤差信号S 2 6に所定の係数kを乗じる。ループフィルタ8 2は係数器8 1の出力を積分する。D/A変換器8 3はループフィルタ8 2の出力をデジタル形式からアナログ形式に変換し、周波数制御信号S 2 7として出力する。

【0097】図11に示す補正量制御回路3 5において、2乗回路9 1、9 2はそれぞれベースバンドO F DM信号S 2 2の実部、虚部の2乗を算出する。加算器9 3は、2乗回路9 1、9 2の出力を加算することにより、ベースバンドO F DM信号S 2 2の振幅の2乗を算出する。

【0098】L P F 9 4は、加算器9 3の出力から不要な高調波を取り除くことにより、ベースバンドO F DM信号S 2 2の包絡線波形を出力する。判定回路9 5は、30 L P F 9 5の出力を所定のしきい値と比較することにより、送信側でスーパーフレームの先頭に挿入されたヌルシンボルを検出し、リセット信号を出力する。

【0099】カウンタ9 6は周期 $N_p = 8$ をカウントするもので、判定回路9 5の出力に基づいてその出力値nを0にリセットし、フレーム周期のタイミング信号S 3 3によりその出力値nをインクリメントする。係数器9 7はカウンタ9 6の出力値nに $2\pi \times f_{sc} \times T_s / N_p$ を乗じ、補正信号S 3 5として出力する。

【0100】図12 (a)、(b)、(c)、(d)は40それぞれ、ベースバンドO F DM信号S 2 2、遅延ベースバンドO F DM信号S 3 1、周波数誤差 $\Delta f = 0$ である場合の相関信号S 3 2、 $\Delta f = N_p \times f_{sc} / 4$ である場合の相関信号S 3 2を示す。

【0101】前述のように、バイロットシンボル#0の有効シンボル期間信号は、 $N_f f_t / N_p = 1024 / 8 = 128$ ポイント毎に同じランダムな波形を $N_p = 8$ 回繰り返す。このため、 $\Delta f = 0$ である場合には、図12中の期間10 1のベースバンドO F DM信号S 2 2と遅延ベースバンドO F DM信号S 3 1とが全く同じ信号となるので、相関信号S 3 2の実部はバイロットシンボ

ル#0と一般シンボルの境界でピーク値をとり、虚部はほぼ0となる。

【0102】これに対し、 $\Delta f \neq 0$ である場合には、図12中の期間101のベースバンドOFDM信号S22と遅延ベースバンドOFDM信号S31との間に $-2\pi \Delta f \times T_s / N_p$ の位相差が生じる。このため、 $\Delta f = N_p \times f_{sc} / 4$ である場合の位相差は $-\pi/2$ となるので、相関信号S32の実部はほぼ0となり、虚部はパイロットシンボル#0と一般シンボルの境界でピーク値をとる。

【0103】したがって、相関信号S32の振幅のピークを検出することにより、パイロットシンボル#0と一般シンボルの境界を検出することができ、シンボルの境界における相関信号S32の位相角を算出することにより、周波数誤差 $\Delta f$ を求めることができる。

【0104】前述のように、パイロットシンボル#n ( $n \neq 0$ )の時間軸波形は、#0のように $N f f t / N_p = 128$ ポイント毎(時間 $T_s / N_p$ 毎)に同じランダムな波形を $N_p = 8$ 回繰り返すものに、複素正弦波 $e^{jx_p (j \times n \times 2\pi f_{sc} \times t)}$ が乗じられたものとなっている。

【0105】したがって、上記のようにして算出された位相角は、周波数誤差 $\Delta f$ による位相回転 $-2\pi \Delta f \times T_s / N_p$ にパイロットシンボルによる位相回転 $-2\pi \times n \times f_{sc} \times T_s / N_p$ が加わったものとなる。

【0106】そこで、本発明の第1の実施の形態におけるOFDM復調装置では、周波数誤差検出回路34が算出した位相角S34から、パイロットシンボルによる位相回転を取り除き、周波数誤差 $\Delta f$ による位相回転のみを取り出すために、加算器36により補正量制御回路35が outputする $2\pi \times n \times f_{sc} \times T_s / N_p$ を位相角S34に加える。

【0107】このとき、周波数誤差信号S26は周波数誤差 $\Delta f$ に対して $N_p \times f_{sc}$ の周期性をもつ。したがって、本発明の第1の実施の形態におけるOFDM復調装置では、 $\pm N_p \times f_{sc} / 2$ 以下の周波数誤差まで対応することができる。

【0108】尚、以上の説明では、各シンボル毎に有効シンボル期間信号の後部をコピーし、ガード期間信号として有効シンボル期間信号の前に付加することにより、ベースバンドOFDM信号S17を生成するようにしたが、上記構成によれば、パイロットシンボルの相関処理によって搬送波周波数の同期化が可能であるため、ガード期間信号を付加しなくても同期動作には実質上問題はない。

【0109】(第2の実施の形態)以下、本発明の第2の実施の形態について説明する。尚、この実施の形態におけるOFDM変調装置の構成は、図1における配置制御回路18において、第2の周波数配置回路12の配置を所定のパターンで時間的に変化させる点、ヌルシンボ

ル挿入回路16が不要な点を除き、第1の実施の形態と同様であるので、その構成の説明は省略する。

【0110】図13は本発明の第2の実施の形態におけるOFDM変調装置で生成されるスーパーフレーム構成の一例を示す。

【0111】図13においては、図4に示した本発明の第1の実施の形態におけるスーパーフレーム構成と異なり、スーパーフレームの区切りを示すためのヌルシンボルがない。代わりに、図13では、スーパーフレームを構成するフレームに含まれるパイロットシンボルの配列が、#4, #1, #2, #7, #5, #3, #0, #6, …というように、ある所定のパターンを有している。

【0112】図14は、本発明の第2の実施の形態におけるOFDM復調装置の構成を示すブロック回路図である。尚、図14において、太線の矢印は複素数信号を表わし、細線の矢印は実数信号を表わす。また、図5と同一符号を付した部分は図5と同じ構成であることを表わす。このため、図5と重複する部分についてはその説明を省略する。

【0113】図14において、補正量制御回路121の第1の入力端には、タイミング検出回路33の第2の出力S33が供給される。補正量制御回路121の第2の入力端には周波数誤差検出回路34の出力S34が供給される。補正量制御回路121の出力S41は加算器36の第2の入力端に供給される。

【0114】図15は図14における補正量制御回路121の内部構成を示すブロック回路図である。パターン発生回路133の出力は照合回路134の第1の入力端に供給される。補正量制御回路121に外部から与えられる第2の入力S34は、遅延回路131の入力端及び減算器132の第1の入力端に供給される。遅延回路131の出力は減算器132の第2の入力端に供給される。

【0115】減算器132の出力は係数器137の入力端に供給される。係数器137の出力は照合回路134の第2の入力端に供給される。照合回路134の出力はカウンタ135の第1の入力端に供給される。補正量制御回路121に外部から与えられる第1の入力S33はカウンタ135の第2の入力端に供給される。カウンタ135の出力はルックアップテーブル136の入力端に供給される。ルックアップテーブル136の出力は補正量制御回路121の出力S41として外部に出力される。

【0116】以上のように構成されたOFDM復調装置について、以下にその動作を説明する。

【0117】まず、図15に示す補正量制御回路121において、パターン発生回路133は、前述のパイロットシンボルの配列が有する所定のパターンによって決定される信号列を発生する。例えば、前述のように、パイ

ロットシンボルの配列が、#4, #1, #2, #7, #5, #3, #0, #6, …である場合、-3, 1, 5, -2, -2, -3, 6, …というように、現在のフレームのバイロットシンボル番号から一つ前のバイロットシンボル番号を差し引いたものを発生する。

【0118】遅延回路131は、位相角信号S34を1フレーム期間、つまり  $N_{sym} \times N_f$  サンプルだけ遅延させる。減算器132は位相角信号S34から遅延された位相角信号を減じる。係数器137は減算器132の出力に  $N_p / (2\pi \times f_{sc} \times T_s)$  を乗じる。

【0119】照合回路134は、第1の入力端から入力される所定のパターンの信号列と第2の入力端から入力される信号列が一致した場合、スーパーフレームの始まりを検出したとみなし、リセット信号を出力する。このとき、一致を確認する信号の数を多くすれば同期の安定性は向上するが、同期が確立するまでの時間が長くなる。逆に少なくすれば同期が確立するまでの時間は短くなるが、同期の安定性が低下する。

【0120】カウンタ135はスーパーフレームに含まれるフレーム数を1周期とするもので、照合回路134の出力に基づいてその出力値nを0にリセットし、フレーム周期のタイミング信号S33によってその出力値nをインクリメントする。ルックアップテーブル136はカウンタ135の出力nに対応する補正信号S41を出力する。このとき、補正信号S41は前述のバイロットシンボルの配列が有する所定のパターンによって決定される。

【0121】上記のようにして生成された補正信号S41を加算器36で周波数誤差検出回路34の出力S34と加算することで、周波数誤差信号S26が得られる。このとき、周波数誤差信号S26は、本発明の第1の実施の形態におけるO FDM変調装置と同様に、周波数誤差  $\Delta f$  に対して  $N_p \times f_{sc}$  の周期性をもつ。したがって、本発明の第2の実施の形態におけるO FDM変調装置でも、 $\pm N_p \times f_{sc} / 2$  以下の周波数誤差まで対応することができる。

【0122】さらに、本発明の第2の実施の形態においては、ヌルシンボル等の特別なシンボルを用いることなく、バイロットシンボルに含まれる周波数情報からスーパーフレームの区切りを検出することができる。これにより、第1の実施の形態によるO FDM伝送方式よりも伝送レートを上げることができる。

【0123】尚、以上の説明においても、各シンボル毎に有効シンボル期間信号の後部をコピーし、ガード期間信号として有効シンボル期間信号の前に付加したベースバンドO FDM信号を用いることとしたが、上記構成によっても、バイロットシンボルの相関処理によって搬送波周波数の同期化が可能であるため、ガード期間信号を付加しなくとも同期動作には実質上問題はない。

【0124】(他の実施の形態) ところで、以上説明し

た本発明の第1及び第2の実施の形態は、特開平7-143097号公報に開示されているような従来のO FDM復調装置と組み合わせて使用することもできる。図16及び図17はそのような構成例を示すブロック回路図である。尚、図16及び図17において、図14及び図20と同一部分には同一符号を付して示し、ここでは重複する説明を省略する。

【0125】図16においては、本発明の第2の実施の形態による同期再生回路111(第1の実施の形態による同期再生回路24でもよい)により  $f_{sc}$  単位の周波数誤差信号S26を検出し、丸め回路143により整数部分のみを抽出する。このようにして得られた周波数誤差信号S53を加算器142を介して周波数制御回路25に送り、搬送波周波数を制御することで  $\pm f_{sc} / 2$  を越える範囲での粗同期を行うことができる。

【0126】一方、従来技術による同期再生回路141により  $\pm f_{sc} / 2$  以下の周波数誤差信号S52を検出し、加算器142を介して周波数制御回路25に送り、搬送波周波数を制御することで  $\pm f_{sc} / 2$  以下の範囲での精同期を確立することができる。

【0127】そこで、この実施の形態では、同期再生回路141で得られる周波数誤差信号S52と丸め回路143で得られる周波数誤差信号S53とを加算器142で加算することにより、完全な周波数誤差信号S54を得る。

【0128】したがって、上記の実施の形態による構成によれば、粗同期と精同期を同時にを行うことができる。同期確立に要する期間を短縮することができる。

【0129】図17においては、従来技術による同期再生回路141により  $\pm f_{sc} / 2$  以下の周波数誤差信号S52を検出し、この信号S52によってのみ搬送波周波数を制御してキャリア同期を確率する。

【0130】一方、本発明の第2の実施の形態による同期再生回路111(第1の実施の形態による同期再生回路24でもよい)によって得られる周波数誤差信号S26を丸め回路152で整数単位に丸めることで、 $f_{sc}$  単位の周波数誤差信号S53を得てフーリエ変換回路151に送る。このフーリエ変換回路151では、 $f_{sc}$  単位の周波数誤差信号S53に基づいて、 $N_{fft}$  個のフーリエ変換結果の中から  $N_{sc}$  個の受信データS24を取り出す。

【0131】すなわち、従来の同期再生回路141によって得られる周波数誤差信号S52を用いてキャリア間隔のずれを補正しても、サブキャリア単位のずれが残っている、フーリエ変換回路151で取り出す受信データの範囲が規定位置からずれている。このずれは、前述の説明から明らかなように、本発明の第2の実施の形態による同期再生回路111で得られる周波数誤差信号S26の整数部分に相当する。

【0132】そこで、この実施の形態では、丸め回路1

52で周波数誤差信号S 26から整数部分を抽出することで得られるf s c単位の周波数誤差信号S 53を用いて、フーリエ変換回路151の受信データ取り出し範囲を補正する。

【0133】したがって、上記の実施の形態による構成によれば、従来の同期再生では取り除けない周波数誤差があっても、受信データを正確に取り出すことができ、実質上、 $\pm f s c / 2$ 以上の周波数誤差に対応するキャリア周波数同期を得ることができる。特に、この実施の形態では、先の実施の形態のように2重にフィードバックするのではなく、一方をフィードフォワードで制御するようにしているので、構成及び調整をシンプルにすることができる。

【0134】尚、以上においては、 $N f f t = 1024$ 、 $N s c = 768$ 、 $N p = 8$ 、 $N g = 128$ の場合を例にとり説明したが、これらの値は他の数値であってもよいことはいうまでもない。

### 【0135】

【発明の効果】以上のように本発明によれば、送信側で生成したパイロットシンボルの周期性を利用することにより、受信側で $\pm f s c / 2$ ( $f s c$ はサブキャリア周波数間隔)以上の周波数誤差に対応するキャリア周波数同期を得ることができる。このとき、パイロットシンボルにおいてもデータを伝送することができる。

【0136】また本発明によれば、パイロットシンボルを構成するサブキャリアを時間に伴い変化させることにより、マルチパス干渉の影響を軽減することができる。

### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態におけるOFDM変調装置の構成を示すブロック回路図。

【図2】(a)は本発明における一般シンボルの周波数配置及び時間軸波形を示す図。(b)は本発明におけるパイロットシンボルの周波数配置及び時間軸波形を示す図。

【図3】本発明の第1の実施の形態におけるパイロットシンボルの周波数配置を示す図。

【図4】本発明の第1の実施の形態におけるスーパーフレームの構成を示す図。

【図5】本発明の第1の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

【図6】図5における直交復調回路21の内部構成を示すブロック回路図。

【図7】図5における相関回路32の内部構成を示すブロック回路図。

【図8】図5におけるタイミング検出回路33の内部構成を示すブロック回路図。

【図9】図5における周波数誤差検出回路34の内部構成を示すブロック回路図。

【図10】図5における周波数制御回路25の内部構成を示すブロック回路図。

【図11】図5における補正量制御回路35の内部構成を示すブロック図。

【図12】(a)は図5におけるベースバンドOFDM信号S 22、(b)は図5における遅延ベースバンドOFDM信号S 31、(c)は図5における相関信号S 32( $\Delta f = 0$ の場合)、(d)は図5における相関信号S 32( $\Delta f = N p \times f s c / 4$ の場合)を示す図。

【図13】本発明の第2の実施の形態におけるスーパーフレームの構成を示す図。

10 【図14】本発明の第2の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

【図15】図14における補正量制御回路121の内部構成を示すブロック回路図。

【図16】本発明の他の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

【図17】本発明の他の実施の形態におけるOFDM復調装置の構成を示すブロック回路図。

【図18】OFDM伝送方式の原理的な構成を示すブロック回路図。

20 【図19】ベースバンドOFDM信号の時間軸波形を示す図。

【図20】従来のOFDM復調装置の構成を示すブロック回路図。

【図21】(a)は図20におけるベースバンドOFDM信号S 22、(b)は図20における遅延ベースバンドOFDM信号S 91、(c)は図20における相関信号S 92( $\Delta f = 0$ の場合)、(d)は図20における相関信号S 92( $\Delta f = f s c / 4$ の場合)を示す図。

30 【図22】従来のOFDM復調装置における周波数誤差 $\Delta f$ と周波数誤差信号S 52との関係を示す特性図。

### 【符号の説明】

11, 12…周波数配置回路、13…スイッチ、14…フーリエ逆変換回路、15…ガード期間付加回路、16…ヌルシンボル挿入回路、17…直交変調回路、18…配置制御回路、21…直交復調回路、22…ガード期間除去回路、23…フーリエ変換回路、24…同期再生回路、25…周波数制御回路、31…遅延回路、32…相関回路、33…タイミング検出回路、34…周波数誤差検出回路、35…補正量制御回路、36…加算器、41…バンドパスフィルタ(BPF)、42, 43…乗算器、44, 45…ローパスフィルタ(LPF)、46, 47…アナログ/デジタル(A/D)変換器、48…電圧制御発振器(VCO)、49… $\pi/2$ 移相器、51…複素共役回路、52…複素乗算器、53…移動平均回路、61, 62…2乗回路、63…加算器、64…ピーク検出回路、65…判定回路、66, 67…カウンタ、71…ホールド回路、72…位相角検出回路、81…係数器、82…ループフィルタ、83…デジタル/アナログ(D/A)変換器、91, 92…2乗回路、93…加算器、94…ローパスフィルタ(LPF)、95…判定

40

41

42

43

44

45

46

47

48

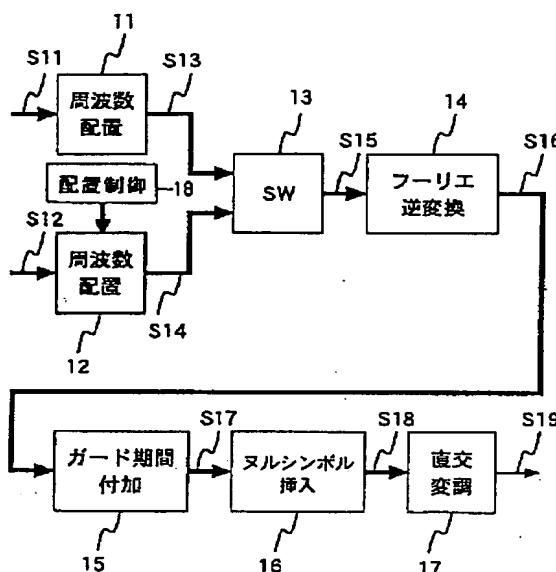
49

50

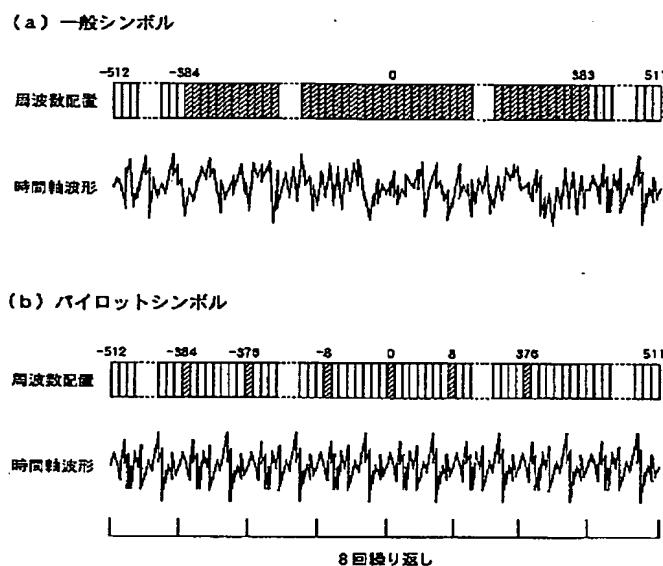
回路、96…カウンタ、97…係数器、111…同期再生回路、121…補正量制御回路、131…遅延回路、132…減算器、133…パターン発生器、134…照合回路、135…カウンタ、136…レックアップテーブル、141…同期再生回路、142…加算器、143…丸め回路、151…フーリエ変換回路、152…丸め回路、161…OFDM変調装置、162…伝送路、1

63…OFDM復調装置、171…フーリエ逆変換回路、172…ガード期間附加回路、173…直交変調回路、174…アップコンバータ、181…チューナ、182…直交復調回路、183…ガード期間除去回路、184…フーリエ変換回路、201…遅延回路、202…相関回路、203…タイミング検出回路、204…周波数誤差検出回路。

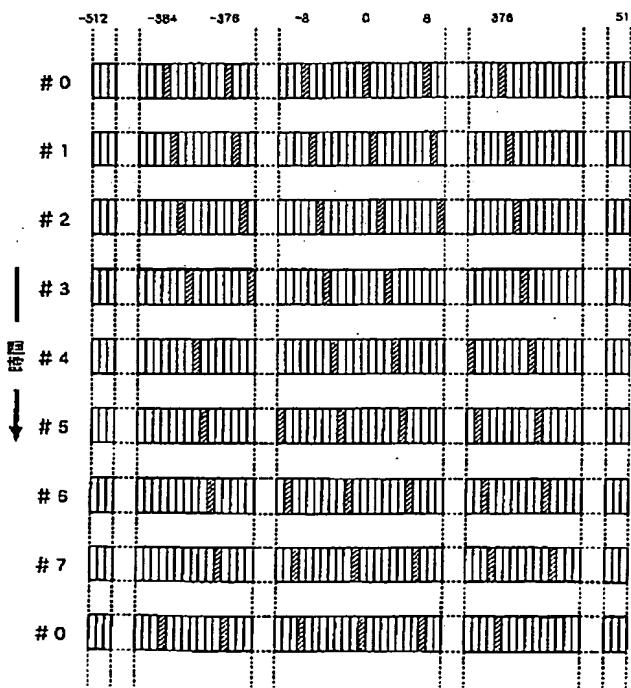
【図1】



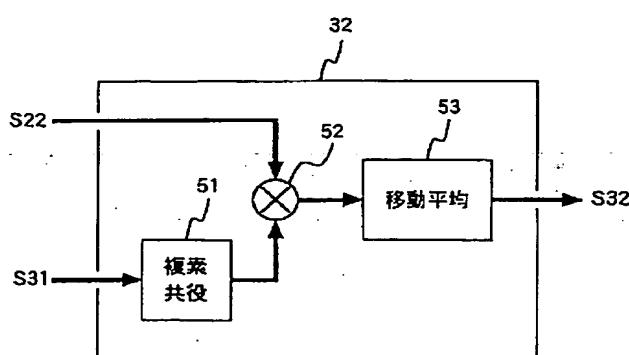
【図2】



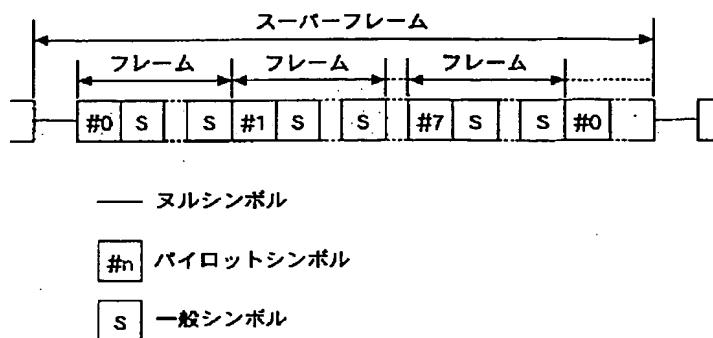
【図3】



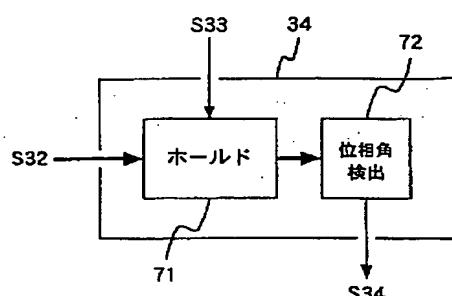
【図7】



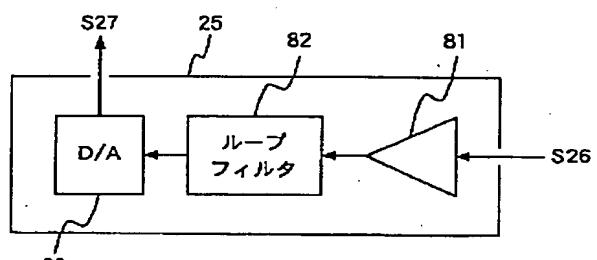
【図4】



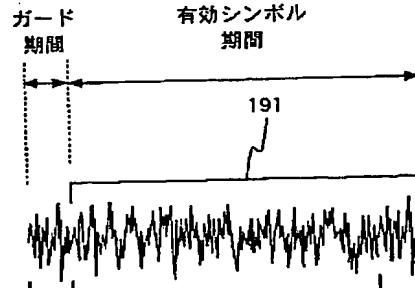
【図9】



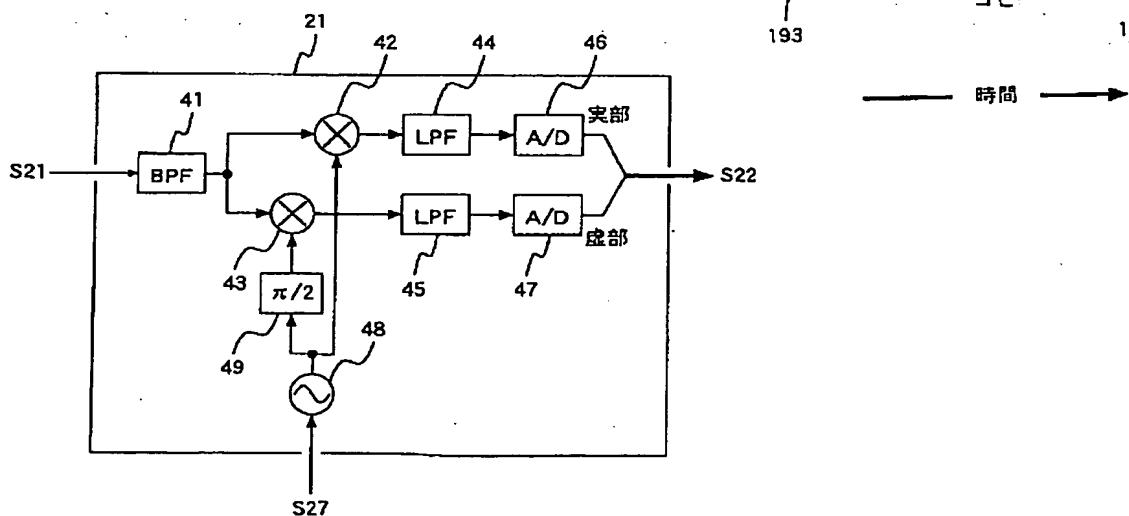
【図10】



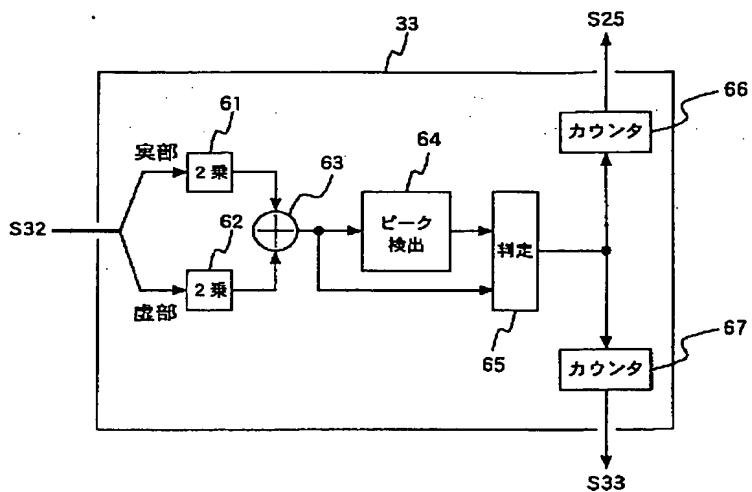
【図19】



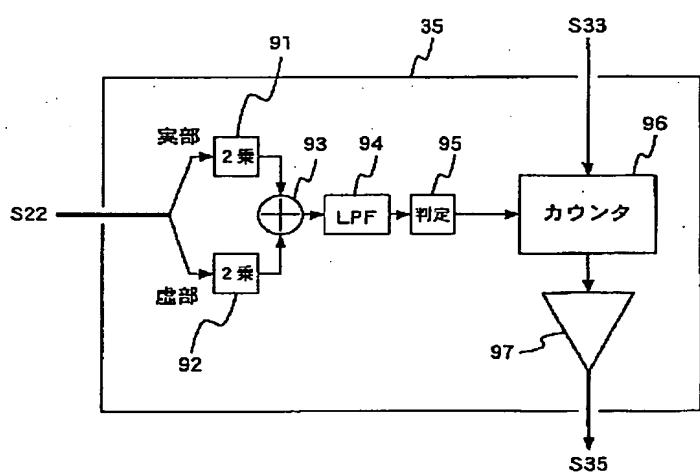
【図6】



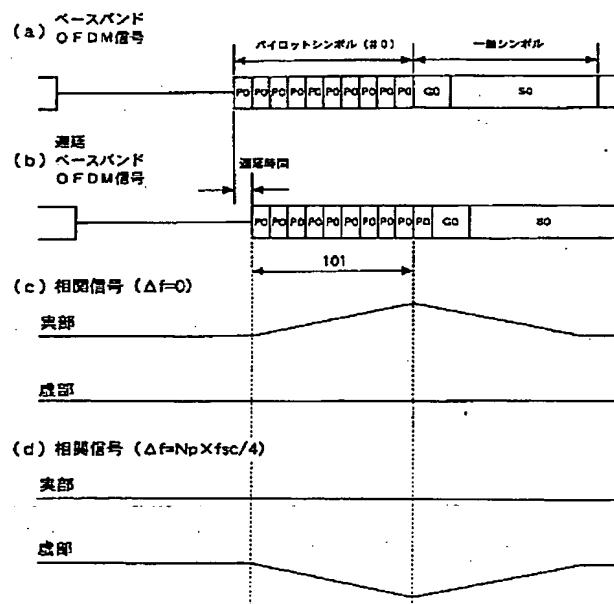
【図8】



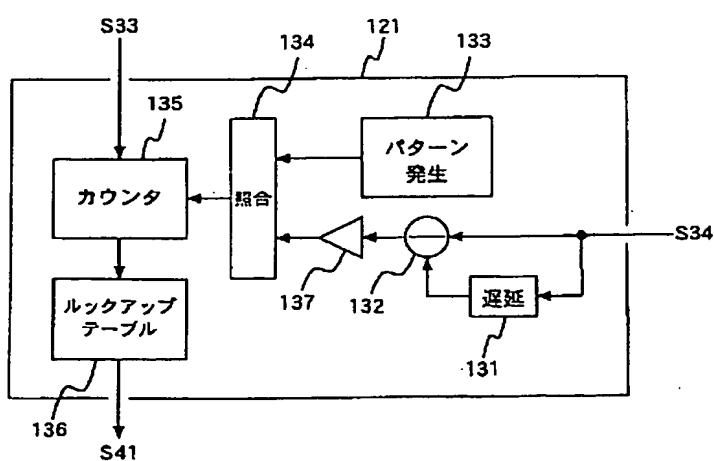
【図11】



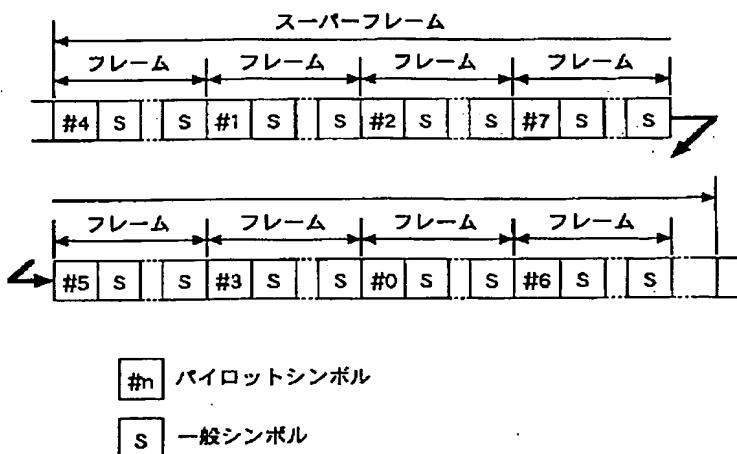
【図12】



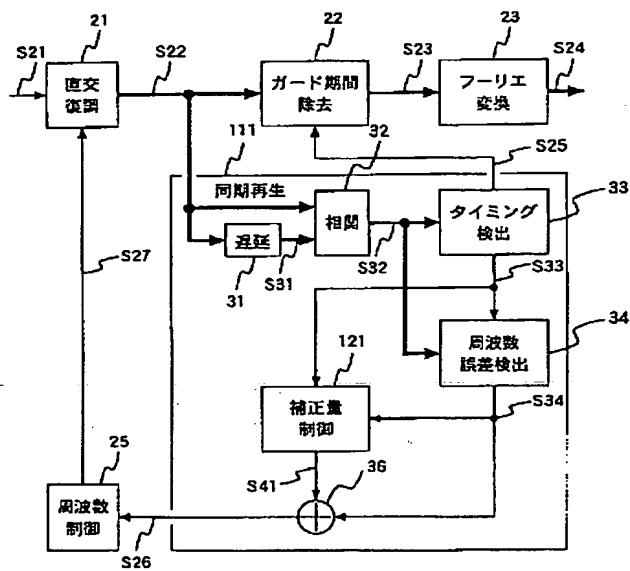
【図15】



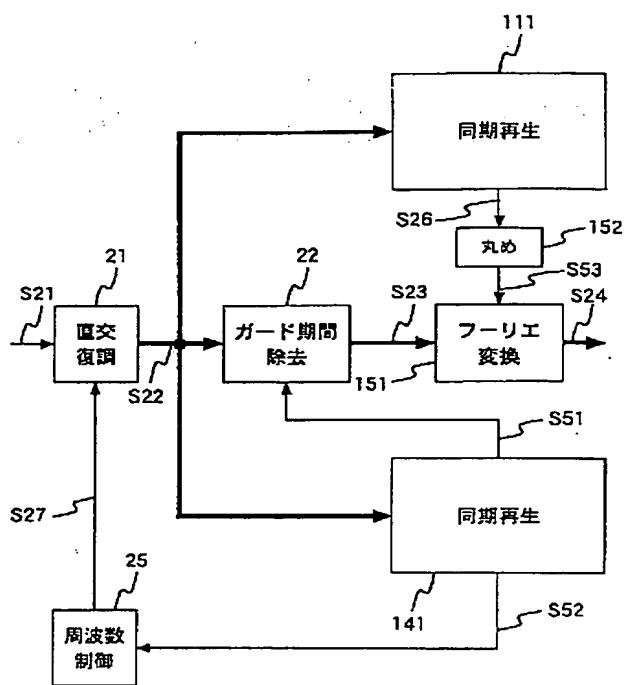
【図13】



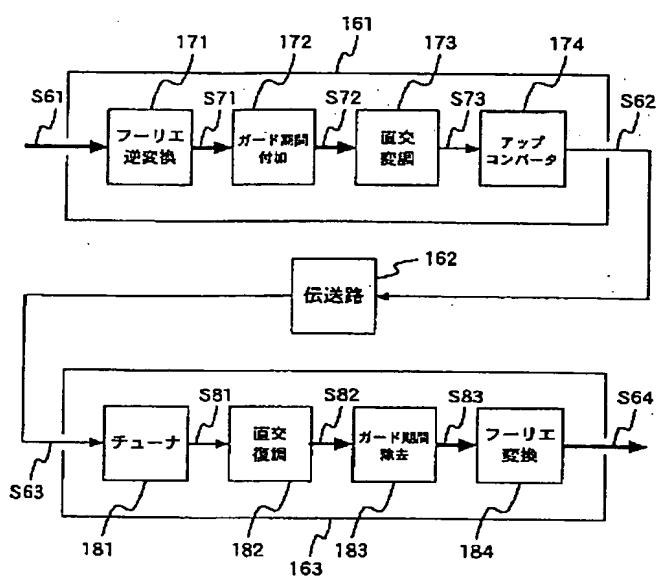
【図14】



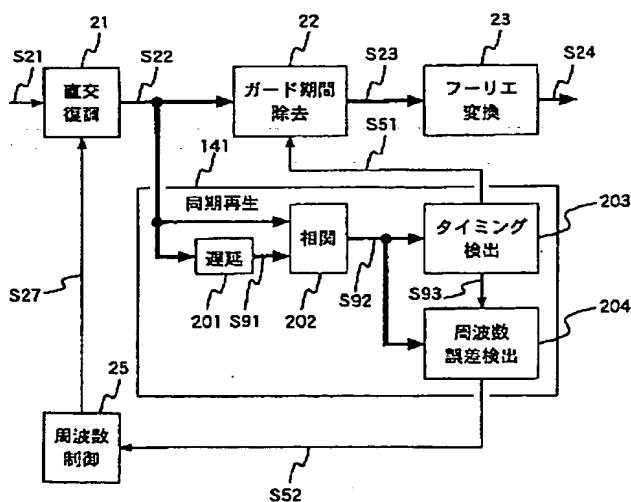
【図17】



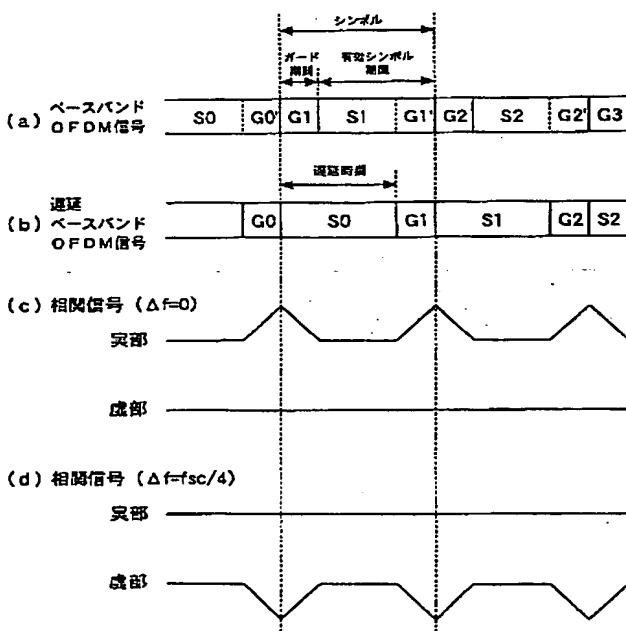
【図18】



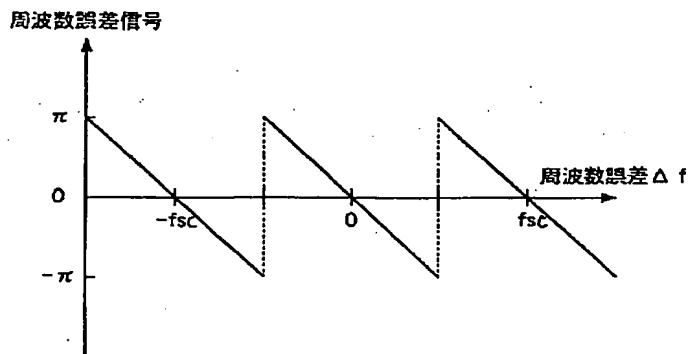
【図20】



【図21】



【図22】



フロントページの続き

(72)発明者 木曾田 晃

東京都港区赤坂5丁目2番8号 株式会社  
次世代デジタルテレビジョン放送システム  
研究所内

(72)発明者 原田 泰男

東京都港区赤坂5丁目2番8号 株式会社  
次世代デジタルテレビジョン放送システム  
研究所内

(72)発明者 木村 知弘

東京都港区赤坂5丁目2番8号 株式会社  
次世代デジタルテレビジョン放送システム  
研究所内